

FPGA を用いた光計測装置の開発

平成 31 年 3 月 8 日
電気通信大学 森永 実 研究室
坂内 栄一

1. 序論

初期のデジタル回路は、NOT や AND などそれぞれの機能のみを持つ IC を組み合わせる事で回路を構成していた。これらを使う場合、複雑さを伴うにつれて回路が物理的に巨大になってしまう問題を抱えていた。高度な IC が登場するにつれて、大規模な論理回路を組み込んだものである LSI(Large Scale Integration)が生まれた。この IC から LSI への進化により、汎用回路の初期コストが掛かるようになってしまった。

この流れの中で、最初から回路の要素だけを盛り込み、ユーザーの手元でロジックや配線を付け替えられる

PDL(Programmable Logic Device)と呼ばれる製品が登場した。当初の PLD は規模が小さかったが、これを大規模化した CPLD(Complex Programmable Logic Device)が登場した。これに伴い、汎用ロジック IC 数百個~数千個分の回路を内部で構成できるようになり、デジタル回路の構成が容易になった。

FPGA(Field-Programmable gate array)は、Xilinx 社が考案したプログラムの記憶要素として SRAM を採用し、回路構造を自由に変更できる大規模な PLD である。この FPGA は年々進化を遂げており、数百 MHz 帯の動作周波数を持つものが一般化されつつある。この FPGA を用いた光計測装置を開発することで、仕様の変更が容易である計測装置作りができるようになる。

今回は分光器の製作を目指した。

2. 方法

2.1. 使用機器

今回使用した機器について表 1. に示す。

FPGA評価ボード	Papilio Pro(Xilinx Spartan6)
ハードウェア記述言語	VHDL
開発環境	Xilinx ISE Design Suite
書き込み環境	Papilio Loader
分光器ヘッド	C12880MA (浜松ホトニクス)
A/D変換器(12bit 1MS/s)	ADCS7476 (Texas Instruments)

FPGA 評価ボードは図 1. のものを使用した。



図 1. Papilio Pro

2.2. タイミングチャート

分光器ヘッドの駆動クロックは 200kHz~5Mhz, A/D 変換器の駆動クロックは 10kHz~20MHz である。分光器ヘッドは駆動クロックの立ち上がりで 288 個の受光素子が順番に反応し、アナログ信号をそれぞれ出力する(図 2.)。A/D 変換器は駆動クロックの立ち上がりでデジタルデータを 1bit 生成し、合計 12bit のデジタル信号を出力する。しかし、駆動クロックは 4 サイクル分変換の前後に準備時間として存在するため、1 回のデジタル変換は駆動クロック 16 サイクル分となる。

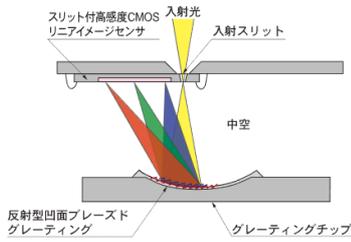


図 2.分光器ヘッドの構造[1]

分光器ヘッドが出力するアナログ信号をそれぞれデジタル変換する必要がある。そこで、上述の仕様より A/D 変換器は分光器ヘッドと比較して駆動クロックが最低でも 16 倍の速さを持つ必要がある。今回は分光器ヘッドを 200kHz、A/D 変換器を 16MHz で駆動させることとした。タイミングチャートを図 3.として示す。

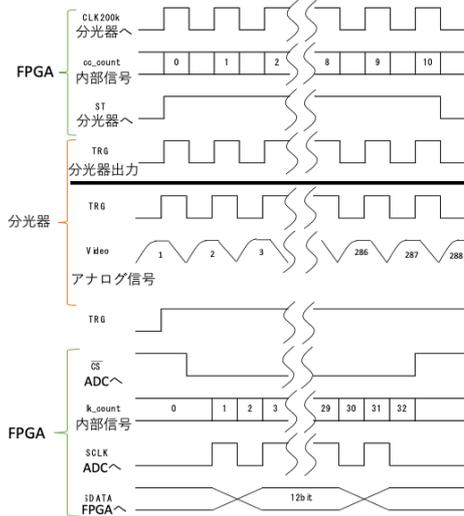


図 3.タイミングチャート

2.3.PC との通信

今回の FPGA 評価ボードの性能として、USB シリアル通信で PC にデータを送信する際の速度上限は 3Mbps である。分光器が 200kHz で駆動し、それが 16bit のデータとしてデジタル変換されることから、通常に通信した場合 3.2Mbps の速度が必要になってしまう。そこで、FPGA 内で 8bit のデータ 2 つに分割し、シリアル通信を行うという方法を用いた。分光器と A/D 変換器および FPGA のブロック図を図 4.として示す。

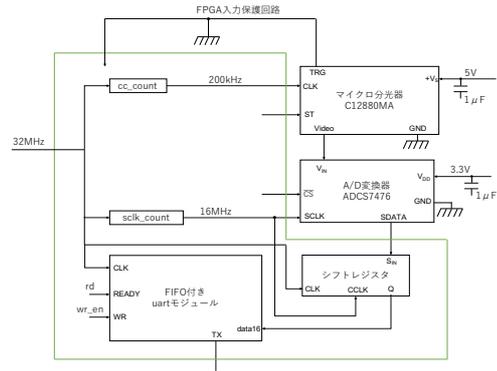


図 4.分光器ブロック図

PC との通信の概略図を図 5.として示す。

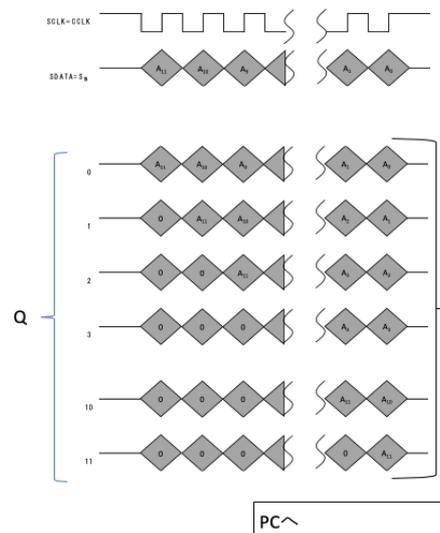


図 5.PC との通信

3.結果

3.1.Na ランプを用いた波長校正

今回作製した FPGA 分光器を用いて、波長が既知である Na ランプの波長計測を行った。使用した Na ランプを図 6.として示す。



図 6.Na ランプ

Naの持つ光の波長として代表的なものは、588.59nmと589.99nmである。今回の分光器は約310nm~880nmの範囲を288個の素子で計測している為、分解能は1.8nm程度である。その為スペクトルは正確なものではないが、近傍の素子で反応している事が観測でき、分光器として正常に動作している事が確認できた。

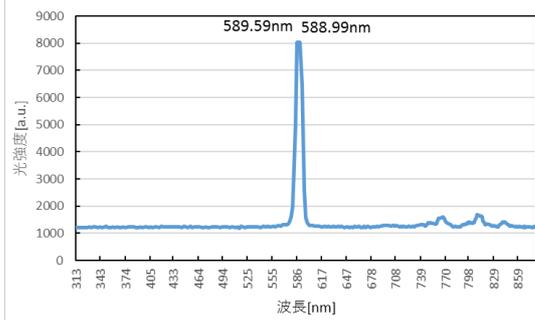


図7.Naランプのスペクトル

3.2.白色LEDライトのスペクトル計測

次に、白色LEDライトのスペクトル計測を行った。オシロスコープを用いて、分光器ヘッドが出力するアナログ信号を計測した結果、図8.のような信号を確認することができた。

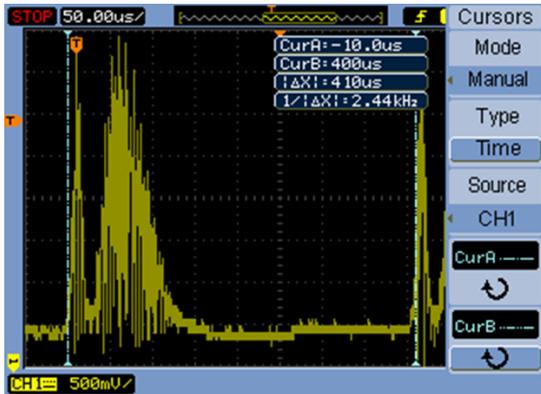


図8.白色LEDライトのアナログ信号 A/D変換器でデジタル変換しPCで観測したスペクトルは図9.のようになった。計測の使用上、図8.の信号が送られた時間とは異なる信号をデジタル変換している点を留意していただきたい。

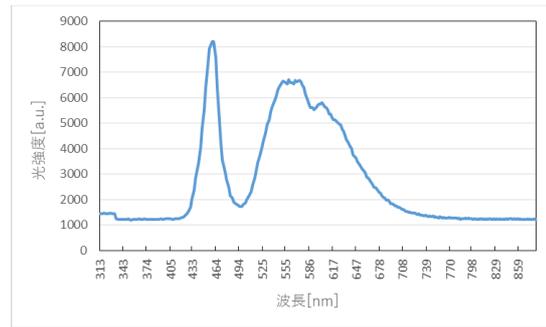


図9.白色LEDライトのスペクトル

図9.より、まず465nm付近でピークがある事が分かる。これは青色LEDを示している。次に、560nm付近を中心に広いピークが確認できる。これは黄色の蛍光物質である。この2点より、白色LEDは青色LEDと黄色の蛍光物質を合わせて白色に見せていることがわかる。

4.まとめ・今後の展望

FPGAを用いて分光器を製作することができた。今回はPCで得たデータをExcelで計算し直してスペクトルごとの光強度をグラフ化するという手順を踏んだが、Excelのマクロ等を組めば手動で計算を行わずともより簡単な方法でグラフ等のデータに変換することができるのではないかと考えられる。

また、今回の製作により分光器以外の光計測装置もFPGAで動作させられると思われる。FPGAは別々にピン配置を行えば平行で複数の機器を動作させることができる為、1つのFPGAで複数の光計測機器を動作させ、対象の様々なパラメータを同時に計測させられると期待している。しかし、これは一度に発生するデータが膨大でUSBシリアル通信では通信がパンクする恐れがあり、別の送信方法または観察方法を考案する必要がある。

5.参考文献

- [1]第一章 FPGA とは,
<https://japan.xilinx.com/japan/fpga-koza/chapter01.html>
- [2]マイクロ分光器 C12880MA,
<https://www.hamamatsu.com/jp/ja/product/type/C12880MA/index.html>
- [3]ADCS7476/77/78 1MSPS,
<http://www.ti.com/lit/ds/symlink/adcs7476.pdf>
- [4]「FPGA 版 Arduino!! Papilio で作るデジタル・ガジェット」
横溝憲治/岩田利王/土井滋貴/平一平,CQ 出版社,2014
- [5]ハードウェア記述言語によるデジタル回路設計の基礎
木村誠聡,数理工学社,2012
- [6]FPGA ボードで学ぶ論理回路設計
山際伸一,CQ 出版社,2003
- [7]図解 VHDL 実習,堀桂太郎,森北出版,2004
- [8]VHDL と CPLD によるロジック設計入門,中幸政,CQ 出版社,2005
- [9]見てわかる VHDL,坂巻佳壽美,工業調査会,2002
- [10]TeraTerm でバイナリデータのやりとりをシュミレートする,
<https://qiita.com/ishturk/items/a1130ab4a5c8c9ffb523>